

論文の要旨

氏 名 満仲 健

論文題目 Study on Wireless CMOS Receivers for Satellite Applications
(衛星機器向けワイヤレス CMOS 受信器に関する研究)

本論文は、衛星機器向けワイヤレス CMOS 受信器に関する研究について記述した。特に、衛星放送と電波天文に代表されるサブミリ波に応用可能な CMOS ダウンコンバータ IC の研究開発に注力している。衛星機器に使用されるダウンコンバータは、パラボラアンテナの先端に設置され、電波が集約されるフィードホーンの中にある低雑音増幅器及び周波数変換を行う受信機器である。一般的なモバイル・屋内設置型受信装置を製造する際は、低電力化や小面積化、動作仕様を順守する性能が求められる。ただし、人が手にする条件や、温度変化の少ない屋内での使用条件では温度変化が少なく、温度耐性に対してはさほど信頼性は求められない。しかしながらパラボラアンテナは屋外に設置されることに加えて、赤道直下から寒冷地まで使用されることから、外気温の変動によっても安定的に動作することが求められる。本研究による開発成果を利用するまでの一般的な衛星機器向けダウンコンバータは、ディスクリット部品で構築されたものが一般に量産されており、製造時には局部発振周波数 (LO) の手動調整だけでなく、温度変動、経年劣化、サイズ大によるコスト増などといった問題があった。これらの製造上の課題を解決するために、位相同期回路 (PLL) を含むダウンコンバータ IC の開発が望まれ、本研究の一つとして、衛星放送向け CMOS ダウンコンバータ IC に挑戦した。

他方、衛星機器として電波天文に使用する受信機器があるが、特にサブミリ波を用いた受信機器にも焦点をあてる。本研究では、電波天文で利用されるような周波数における 100GHz を超えるような CMOS PLL の実現に向け研究・開発を行った。電波は公共の資源であるが、テレビ放送や携帯電話、無線 LAN 等の通信機器の普及により 20GHz 以下の電波割り当ては特に混雑している状況である。今後も増大する電波利用機器の周波数帯域を有効に利用するだけでなく、新たに利用可能な電波帯域を開発する必要があるが、100GHz 以上の電波周波数は電波天文以外に利用が少ない。機器実現の難易度が高く、普及が遅れているが、集積回路、特に CMOS の動作周波数も高まっている現在では、100GHz 以上を扱う送受信機器の実現と普及が期待されている。搬送波が 100GHz 以上で動作する送受信機器の応用が広がれば、電波の有効利用、具体的に電波天文だけでなく、通信機やセンサ、医療機器への応用にもつながる。本研究では、100GHz 超 CMOS PLL の実現を目標に、高周波回路部分である 134GHz 帯 VCO 及び分周器に焦点をあてた。特に分周器は、高周波 VCO の発振周波数範囲に対して、マージンをもってすべて動作可能となるような工夫が必要である。

第 2 章は PLL シンセサイザに焦点をあて、10GHz 帯の衛星放送用 CMOS ダウンコンバータ IC に使用可能な VCO・PLL、及び電波天文に代表される 100GHz 帯の CMOS PLL の実現を目標に、134GHz 帯の VCO 及び分周器について述べる。10GHz 帯の VCO は衛星放送

用ダウンコンバータに使用することを想定し、必要とされる局発周波数（ $LO = 9.75\text{GHz} \sim 11.3\text{GHz}$ ）に対して、さらに屋外で使用することによる広マージン設計が必要となる。しかも低面積化のためには、仕様面積が大きいインダクタは1つで構築することが望ましい。1-インダクタ VCO の発振周波数には、20%のマージン設計を行い、 $9.45\text{GHz} \sim 11.6\text{GHz}$ の発振周波数をカバーする目標を立てた。従って、VCO には発振周波数範囲を満たす高 VCO 利得が必要となるが、衛星放送の受信性能に耐えるだけの低位相雑音性能も必要となる。位相雑音は 1MHz 離れで -95dBc/Hz が必要とされており、VCO には低 VCO 利得性能も求められるために、VCO 利得には高低利得のトレードオフが生ずる。上記課題を解決するために、本研究に利用した VCO は、スイッチバラクタダイオードを組み合わせた低消費電力 VCO を開発し、周波数発振範囲にマージンを持ちながら低位相雑音な VCO を実現した。試作した 1-インダクタ VCO を利用した衛星放送用の PLL は、仕様となる発振周波数、位相雑音を満たすことができ、量産に耐える性能を得ることができた。

本章では、 134GHz PLL シンセサイザを実現するための超高周波 VCO と分周器についても述べる。PLL を動作させるためには、高周波回路である VCO の発振動作と、発振器の出力周波数をマージンを持って動作する分周器の実現が特に重要である。本研究では、高周波動作を行う 2 分周器に、注入同期型分周器（ILFD）を採用したが、さらに広帯域化を行うために、バックゲート電圧を可変にすることで分周範囲を広げる構成を提案した。シミュレーションでは約 2GHz ほど分周範囲を広げることが確認でき、エネルギー効率でもシミュレーションレベルで 0.031pJ もの高効率性能を示唆できた。 134GHz VCO は、バックゲート電圧を可変にすることで実現した。 10GHz 帯で利用したバラクタダイオードを利用すると、 134GHz もの超高周波発振器を実現することは不可能である。バックゲート電圧を可変することで実現した VCO は、基本発振周波数として 131.8GHz から 134.3GHz を実測で確認した。2 分周器は VCO の全周波数をカバーするように動作することも実測確認できた。低周波動作である周波數位相検出器（PFD）、チャージポンプ（CP）、ループフィルタ（LF）等と同時に動作させることで 134GHz PLL が実現できる目途をつけた。

第 3 章は、整数倍数型位相同期回路（integer-N type PLL）内で重要な可変分周器（prescaler）に焦点をあてる。Prescaler も広帯域、高周波動作、低電力動作が必要であり、本研究では ILFD をベースにした差動構成の prescaler を提案した。CMOS 65nm 及び CMOS 130nm プロセスにて検討し、CMOS 130nm プロセスでは目標動作範囲 $4\text{GHz} - 6\text{GHz}$ に対し、さらにより広帯域性能を得ることで温度耐性にも対応した。CMOS 65nm プロセスでは目標周波数 $22\text{GHz} - 23\text{GHz}$ とし、高周波動作を行いながら 100%の広帯域動作を実現できた。提案した prescaler は試作・実測することで、100%以上の広帯域動作、エネルギー効率を今までに提案されてきた差動の可変分周器と比較した。良好な結果を得ると同時に、2 章で述べた PLL に組み込むことで、量産に耐える性能を得ることができた。量産動作に耐えるために、Prescaler の動作としての差動間誤差による帯域劣化度、電源電圧低下による位相雑音劣化に追求し、提案回路が高い性能を持つことを確認できた。

第 4 章は、 10GHz 帯 CMOS ダウンコンバータ IC を実現する増幅器及び周波数変換器について述べる。衛星放送に使用する 10GHz 帯の目標仕様を満足するために、RF 増幅器とミキサ回路は、インピーダンスマッチングにより発生する熱雑音をキャンセルさせる雑音抑圧型増幅器をベースに広帯域化した低雑音増幅器を提案した。さらに低電流化を図るため、周波数変換器を増幅器の上部に接続する電流再利用回路を開発することで、一定電圧が加えられる条件化において消費電流を減らすことにより低消費電力化を実現した。さらに顧客から

の要望により、製造時に利得可変できる機能、及び利得可変時にも出力 3 次インターセプトポイント (OIP3) が一定なる 1GHz~2GHz 帯の可変利得増幅器も提案し、設計・実現した。衛星機器は屋外に使用されることから、一度製造されると温度変化に対して一定利得が求められるが、温度補償利得可変増幅器 (TC-VGA) を提案することで、衛星機器特有の温度耐性を備えた受信器を実現した。結果として、IC 全体で 30dB~42dB の変換利得 (CG)、9dB 以下の雑音指数 (NF_{ssb})、+11dBm の OIP3、-30℃~90℃における利得変動が 3dB の受信性能を実現できた。

第 5 章は、本研究のまとめと、本研究実現における貢献度及び今後の主な研究内容となるサブミリ波を利用する超高周波回路の一端について述べた。特に貢献度として、衛星放送用の CMOS ダウンコンバータ IC は本研究の成果を持って量産され、会社の販売に貢献している。さらに、現在開発中の衛星放送用の種類の異なる IC にも本研究で開発した回路が採用される予定であり、今後の販売にも貢献する予定である。サブミリ波を利用する回路も CMOS 集積化・広帯域化することで回路設計の概要を得ることができ、さらに今後の研究・開発にも活用できることを示した。さらに電波天文だけではなく、超高周波を利用したセンサや通信機器、医療用機器にも応用できるように研究を進める予定である。