

論文の要旨

氏 名 赤 澤 宗 樹

論文題目 Local transfer of single crystalline silicon films to glass substrate at low temperature using meniscus force and fabrication of high-performance thin-film transistors
(メニスカス力を利用したガラス基板への単結晶シリコン膜の低温局所転写及び高性能薄膜トランジスタの作製)

Silicon complementary metal-oxide-semiconductor (CMOS)テクノロジーは素子の微細化により急速に発展してきた。しかしながら、物理的な限界が迫っているため、新たな方向性を見出す必要がある。このため、これまで平面上で作製されてきたトランジスタを立体的に作製する三次元集積化技術(3D integration)が注目されている。三次元化において Si 貫通電極(TSV)と呼ばれるチップ及びウェハ間を配線する技術が重要である。LSI 形成は前工程(FEOL)と後工程(BEOL)に分かれており、各工程に用いられる配線の方法は異なる。一般的に、FEOL では、600°C 以上の熱処理を行う必要があることから配線材料として耐熱性のある多結晶 Si が用いられる。しかしながら、多結晶 Si の比抵抗は金属に比べて 2~3 桁程度高く、配線による素子の遅延が懸念されている。もし、FEOL において低温で単結晶 Si 膜を積層し、その膜を用いて高性能なトランジスタを作製することが出来れば、すべての配線の方法を金属にすることが出来る。

単結晶 Si 薄膜を低温で低耐熱物質上へ形成する手法として、ウェハボンディングによる直接接合が行われている。この手法では、接合する材料のラフネスが 1 nm 以下と非常に高い平坦性が求められる。また、SU-8 や ELTRAN といった犠牲層を用いた膜の転写技術も検討されている。

これまでに本研究室では、液体の表面張力であるメニスカス力と Si 薄膜の一部が SiO₂ の柱で局所的に支えられた構造(中空構造)を用いて Si 薄膜の異種基板上への低温転写技術の開発を行ってきた。本研究では、この低温転写技術と従来の Si テクノロジーで用いられている作製手法を整合して、高性能トランジスタ作製プロセスの確立を目指した。実際に各プロセスの要素技術開発を行い、薄膜トランジスタ(TFT)を作製することにより本研究で提案する作製プロセスの有効性を検証した。以下に各章ごとの内容を記載する。

第 1 章では、本研究の背景及び研究経緯を記載している。

第 2 章では、本研究内容の理解のための基礎事項を記載している。

第 3 章では、純水を介在させた二平面間に働くメニスカス力を測定して、平面間の距離と力の関係を調査した。

第 4 章では、実際に Silicon on insulator(SOI)基板に中空構造を形成して、単結晶 Si 薄膜のガラス基板への転写を試みている。ガラス基板に転写した膜の走査型電子顕微鏡(SEM)像及び電子線後方散乱回折パターンからガラス基板上に転写前の形状を維持して面方位(100)の単結晶 Si 薄膜が形成することを確認出来た。

第5章では、中空構造 SOI 層の熱酸化と転写への影響に関して記載している。熱酸化を行うことにより、トランジスタの良質な MOS 界面を形成出来ると共に、転写後にガラス基板上から転写膜への不純物の混入を防止出来る。熱酸化前後の中空構造 SOI 層の形状及び転写後の膜を観察したところ、熱酸化前の膜は中空形成前の位置を維持しているが、熱酸化により膜の反り(元の位置からのずれ)を確認した。この反りは熱酸化膜の応力を解放するために生じたと考えられる。また、酸化膜厚または中空状態の膜の長さ(細線長)の増大に伴い、SOI 層の反りも大きくなることが観察された。次に、反りの量が異なる熱酸化された中空構造 SOI 層をガラス基板上へ転写したところ、反りの大きい条件では膜の転写が確認出来ない、または転写した膜の一部が浮いていることが確認された。一方、反りの小さい条件においては熱酸化なしのサンプル同様に転写前の形状を完全に維持した状態で転写されていることが分かった。これは、膜の反りが増大したサンプルでは転写時に転写膜とガラス基板の距離を増大して、メニスカス力が減少したため転写が困難になったと考えられる。このことから、転写するためには反りを抑えた酸化膜厚及び細線長の選定が必要である。

第6章では、SOI 基板上にイオン注入を行い、中空構造形成への影響と転写率等の影響の調査結果と考察を記載している。これまでガラス基板への転写歩留まりは~20%であり、実用化のためには歩留まりの向上が必要不可欠である。本研究では、SOI 層を支持する SiO₂ の柱のサイズや形状が転写に大きく影響していると考えた。トランジスタ作製の工程では、転写前にイオン注入及び不純物活性化によるソース・ドレイン領域の形成を行う。これまで多くの他の研究機関から SiO₂ 中のリン濃度に応じてエッチングレートは大きく変化することが報告されている。そこで、SiO₂ のリン濃度を制御することで中空構造形成の制御を試みた。まず、イオン注入の有無でのサンプルの SiO₂ のエッチング形状を観察した。無い場合は SiO₂ 膜厚方向の真ん中付近が SOI 及び Si 基板界面付近に比べて多く削れていた。一方、イオン注入有の場合は SOI 界面付近が多く削れて、Si 基板側に近づくにつれてエッチング量は小さくなっていた。このエッチングの進行の変化は、SiO₂ 中のリン濃度に応じてエッチングレートが変化したためだと考えられる。また、イオン注入を行ったサンプルにおいて柱サイズの減少によりガラス基板への転写歩留まりが大きく向上していることが分かった。柱サイズ~100 nm のときに最大 95%の転写率を達成した。この転写率の向上はイオン注入により SOI と BOX 界面付近の SiO₂ を細くすることで SOI 層を柱から分離しやすくなったことが影響していると考えている。

第7章では、第3~6章の内容を踏まえてガラス基板上で単結晶 Si TFT を作製して、電気特性を評価した。ガラス基板へ転写後の膜に SiO₂ をリモートプラズマ CVD により追加堆積後、コンタクトホールを形成して、最後にアルミ電極を形成した。このプロセスにおける転写後の最高温度は 300°C である。電気特性を評価したところ、10 個平均で電界効果移動度 505 cm²/(Vs)、しきい値 2.47 V、S 値 324 mV/dec. の優れた特性を示した。更に、別の条件にて作製したトランジスタにおいて最大電界効果移動度 1097 cm²/(Vs) と単結晶 Si トランジスタの実効移動度より~53%高い値を示した。測定したトランジスタに関してチャネル部分の引っ張り応力が増大するに伴って、電界効果移動度が向上していることがわかった。この引っ張り応力は転写と追加堆積した SiO₂ の影響によるものだと考えられる。これにより、ガラス等の絶縁物質上に低温で高性能 TFT を作製可能であることを実証した。積層で作製することにより三次元集積化技術への応用やガラス基板上にすべての回路を集積するシステムオングラスの実現に期待出来る。